

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No.: 40296-0054

Applicant: Kye Nam LEE et al.

Confirmation No.:

Appl. No.: Unassigned

Examiner: Unassigned

Filing Date: Concurrently Herewith

Art Unit: Unassigned

Title: METHOD FOR MANUFACTURING MTJ CELL OF MAGNETIC
RANDOM ACCESS MEMORY

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed. In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Patent Application No. 10-2003-0049687 filed July 21, 2003

Respectfully submitted,

Date: 12/15/03

By Johnny A. Kumar

Johnny A. Kumar

HELLER EHRMAN WHITE &
MCAULIFFE
1666 K Street, N.W., Suite 300
Washington, DC 20006
Telephone: (202) 912-2000
Facsimile: (202) 912-2020

Attorney for Applicant
Registration No. 34,649
Customer No. 26633



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0049687
Application Number

출 원 년 월 일 : 2003년 07월 21일
Date of Application JUL 21, 2003

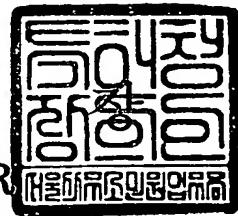
출 원 인 : 주식회사 하이닉스반도체
Applicant(s) Hynix Semiconductor Inc.



2003 년 09 월 25 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.07.21
【국제특허분류】	H01L
【발명의 명칭】	마그네틱 램의 형성방법
【발명의 영문명칭】	A method for manufacturing of a Magnetic random access memory
【출원인】	
【명칭】	주식회사 하이닉스반도체
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	황의인
【대리인코드】	9-1998-000660-7
【포괄위임등록번호】	2003-017010-4
【대리인】	
【성명】	이정훈
【대리인코드】	9-1998-000350-5
【포괄위임등록번호】	2003-017011-1
【발명자】	
【성명의 국문표기】	이계남
【성명의 영문표기】	LEE, Kye Nam
【주민등록번호】	621217-1018133
【우편번호】	467-701
【주소】	경기도 이천시 부발읍 아미리 산 136-1
【국적】	KR
【발명자】	
【성명의 국문표기】	장인우
【성명의 영문표기】	JANG, In Woo
【주민등록번호】	730224-1652713
【우편번호】	138-160
【주소】	서울특별시 송파구 가락동 가락아파트 99-508
【국적】	KR

【발명자】

【성명의 국문표기】 오상현
 【성명의 영문표기】 OH, Sang Hyun
 【주민등록번호】 711102-1351112
 【우편번호】 431-080
 【주소】 경기도 안양시 동안구 호계동 목련아파트 505동 401호
 【국적】 KR

【발명자】

【성명의 국문표기】 양영호
 【성명의 영문표기】 YANG, Young Ho
 【주민등록번호】 651105-1482118
 【우편번호】 360-070
 【주소】 충청북도 청주시 상당구 금천동 효성아파트 101-805
 【국적】 KR

【발명자】

【성명의 국문표기】 성진용
 【성명의 영문표기】 SEONG, Jin Yong
 【주민등록번호】 701102-1058329
 【우편번호】 138-224
 【주소】 서울특별시 송파구 잠실4동 시영APT 2-504호
 【국적】 KR

【발명자】

【성명의 국문표기】 홍석경
 【성명의 영문표기】 HONG, Suk Kyoung
 【주민등록번호】 591223-1231728
 【우편번호】 427-050
 【주소】 경기도 과천시 부림동 주공아파트 809동 505호
 【국적】 KR

【발명자】

【성명의 국문표기】 김진구
 【성명의 영문표기】 KIM, Jin Gu
 【주민등록번호】 670918-1544215

【우편번호】 440-210
【주소】 경기도 수원시 장안구 송죽동 412-2 16/5 광명빌라 C동 301호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인
황의인 (인) 대리인
이정훈 (인)
【수수료】
【기본출원료】 12 면 29,000 원
【가산출원료】 0 면 0 원
【우선권주장료】 0 건 0 원
【심사청구료】 2 항 173,000 원
【합계】 202,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 마그네틱 램 (magnetic RAM, 이하에서 MRAM 이라 함) 의 형성방법에 관한 것으로, 상부 금속층인 자유자화층의 식각으로 인한 식각잔류물로 인하여 하부층인 고정자화층과의 특성 열화를 방지하기 위하여, 할로 이온 임플란트 공정을 이용하여 상기 자유자화층의 식각될 부분을 비정질화시키고 이를 산화시켜 산화막으로 변환시킨 다음, 후속 공정으로 식각하는 MTJ 셀의 패터닝 공정을 실시함으로써 상기 자유자화층의 식각잔류물로 인한 소자의 전기적 특성 열화를 방지할 수 있고 그에 따른 소자의 특성 및 신뢰성을 향상시킬 수 있는 기술이다.

【대표도】

도 2b

【명세서】**【발명의 명칭】**

마그네틱 램의 형성방법{A method for manufacturing of a Magnetic random access memory}

【도면의 간단한 설명】

도 1a 및 도 1b 는 종래기술에 따른 마그네틱 램의 형성방법을 도시한 단면도.

도 2a 및 도 2b 는 본 발명에 따른 마그네틱 램의 형성방법을 도시한 단면도.

도 3 은 본 발명에 따른 마그네틱 램의 특성을 도시한 그래프도.

〈도면의 주요 부분에 대한 부호의 설명〉

11,41 : 하부절연층 13,43 : 연결층용 금속층

15,45 : 고정자화층 17 : 터널장벽층

19,49 : 자유자화층 21,51 : 하드마스크층

23,53 : 감광막패턴 25 : 플리머

27 : 핀홀 47 : 알루미나층

55 : 문자량이 큰 가스분자 57 : 산화막

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<11> 본 발명은 마그네틱 램 (magnetic RAM, 이하에서 MRAM 이라 함) 의 형성방법에 관한 것으로, 특히 SRAM 보다 빠른 속도, DRAM 과 같은 집적도 그리고 플래쉬 메모리 (flash

memory) 와 같은 비휘발성 메모리의 특성을 갖는 마그네틱 램의 제조 공정을 변화시켜 소자의 전기적 특성을 향상시키는 기술에 관한 것이다.

<12> 대부분의 반도체 메모리 제조 업체들은 차세대 기억소자의 하나로 강자성체 물질을 이용하는 MRAM 의 개발을 하고 있다.

<13> 상기 MRAM 은 강자성 박막을 다층으로 형성하여 각 박막의 자화방향에 따른 전류 변화를 감지함으로써 정보를 읽고 쓸 수 있는 기억소자로서, 자성 박막 고유의 특성에 의해 고속, 저전력 및 고집적화를 가능하게 할뿐만 아니라, 플래쉬 메모리와 같이 비휘발성 메모리 동작이 가능한 소자이다.

<14> 상기 MRAM 은 스피이 전자의 전달 현상에 지대한 영향을 미치기 때문에 생기는 거대자기 저항 (giant magnetoresistive, GMR) 현상이나 스피 편극 자기투과 현상을 이용해 메모리 소자를 구현하는 방법이 있다.

<15> 상기 거대자기저항 (GMR) 현상을 이용한 MRAM 은, 비자성층을 사이에 둔 두 자성층의 스피 방향이 같은 경우보다 다른 경우의 저항이 크게 다른 현상을 이용해 GMR 자기 메모리 소자를 구현하는 것이다.

<16> 상기 스피 편극 자기투과 현상을 이용한 MRAM 은, 절연층을 사이에 둔 두 자성층에서 스피 방향이 같은 경우가 다른 경우보다 전류 투과가 훨씬 잘 일어난다는 현상을 이용하여 자기 투과 접합 메모리 소자를 구현하는 것이다.

<17> 상기 MRAM 은 하나의 트랜지스터와 하나의 MTJ 셀로 형성한다.

<18> 도 1a 및 도 1b 는 종래기술에 따른 마그네틱 램의 형성방법을 도시한 단면도이다.

<19> 도 1a 를 참조하면, 반도체기판(도시안됨) 상에 하부절연층(11)을 형성한다.

<20> 이때, 상기 하부절연층(11)은 소자분리막(도시안됨), 리드라인인 제1워드라인과 소오스/드레인이 구비되는 트랜지스터(도시안됨), 그라운드 라인(도시안됨) 및 도전층(도시안됨), 라이트 라인인 제2워드라인(도시안됨)을 형성하고 그 상부를 평탄화시켜 형성한 것이다.

<21> 그 다음, 상기 도전층에 접속되는 연결층용 금속층(13)을 형성한다. 이때, 상기 연결층용 금속층(13)은 W, Al, Pt, Cu, Ir, Ru 등과 같이 반도체소자에 사용되는 일반적이 금속으로 형성한 것이다.

<22> 상기 연결층용 금속층(13) 상부에 전체표면상부에 MTJ 물질층을 증착한다. 이때, 상기 MTJ 물질층은 고정자화층 (magnetic pinned layers)(15), 터널장벽층 (tunneling barrier layers)(17) 및 자유자화층 (magnetic free layers)(19)을 순차적으로 적층하여 형성한다.

<23> 상기 고정자화층(15) 및 자유자화층(19)은 Co, Fe, NiFe, CoFe, PtMn, IrMn 등과 같은 자성물질로 형성한다.

<24> 그 다음, MTJ 물질층(15,17,19) 상부에 하드마스크층(21)을 형성한다.

<25> 상기 하드마스크층(21) 상에 감광막패턴(23)을 형성한다. 이때, 상기 감광막패턴(23)은 MTJ 셀 마스크(도시안됨)를 이용한 노광 및 현상 공정으로 형성한 것이다.

<26> 도 1b를 참조하면, 상기 감광막패턴(23)을 마스크로 하여 상기 하드마스크층(21)과 자유자화층(19)을 식각한다.

<27> 상기 자유자화층(19)의 식각후 산화력이 높은 이들 자성물질의 산화에 의해 코로전 (corrosion) 되고, 이로 인하여 상기 자유자화층(19)과 고정자화층(15)이 전기적으로 브릿지되어 쇼트될 수 있다.

<28> 이때, 상기 자유자화층(19)과 하드마스크층(21) 측벽에 비휘발성 반응생성물인 폴리머(25)가 부착되는 동시에 상기 터널장벽층(27)에 편홀(27)이 형성된다. 또한, 상기 편홀(27)에 상기 폴리머(25)가 부착되기도 한다.

<29> 상기한 바와 같이 종래기술에 따른 마그네틱 램의 형성방법은, 자유자화층과 고정자화층의 쇼트를 유발할 수 있으며 상기 자화층들의 코로전 현상을 유발할 수 있고, 감광막패턴의 형성공정시 측벽에서의 새도우 (shadow) 문제로 인해 효과적인 채널 길이를 확보할 수 없게 되므로 소자의 특성 및 신뢰성을 저하시키는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<30> 본 발명은 상기한 종래기술의 문제점을 해결하기 위하여, 자유자화층의 식각공정 대신 할로 이온 임플란트 공정을 이용한 산화공정으로 식각될 부분을 산화시키고 후속공정을 실시함으로써 자성층인 자유자화층의 식각부산물 유발을 방지하여 소자의 특성 및 신뢰성을 향상시킬 수 있는 마그네틱 램의 형성방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<31> 상기 목적 달성을 위해 본 발명에 따른 마그네틱 램의 형성방법은,

<32> 고정자화층 상부에 터널장벽층인 알루미나층을 형성하는 공정과,

<33> 상기 알루미나층 상부에 자유자화층을 형성하여 적층구조의 MTJ 물질층을 형성하고 그 상부에 하드마스크층을 형성하는 공정과,

<34> MTJ 셀 마스크를 이용한 사진식각공정으로 상기 하드마스크층을 식각하여 상기 자유자화층을 노출시키는 하드마스크층 패턴을 형성하는 공정과,

<35> 상기 하드마스크층을 마스크로 하는 할로 이온 임플란트 공정으로 상기 노출된 자유자화층에 물리적 손상을 가해 비정질화시키고 상기 비정질화된 부분을 산화시켜 산화막을 형성하는 공정과,

<36> 후속 식각공정으로 MTJ 셀을 패터닝하는 공정을 포함하는 것과,

<37> 상기 할로 이온 임플란트 공정은 0° 보다 크고 90° 보다 작은 경사각을 유지하고 4개의 방향으로 회선하며 실시하는 것을 특징으로 한다.

<38> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명하기로 한다.

<39> 도 2a 및 도 2b 는 본 발명에 따른 마그네틱 램의 형성방법을 도시한 단면도이다.

<40> 도 2a를 참조하면, 반도체기판(도시안됨) 상에 하부절연층(41)을 형성한다.

<41> 이때, 상기 하부절연층(41)은 소자분리막(도시안됨), 리드라인인 제1워드라인과 소오스/드레인이 구비되는 트랜지스터(도시안됨), 그라운드 라인 및 도전층(도시안됨), 라이트 라인인 제2워드라인(도시안됨)을 형성하고 그 상부를 평탄화시켜 형성한 것이다.

<42> 그 다음, 상기 도전층에 접속되는 연결층용 금속층(43)을 형성한다.

<43> 상기 연결층용 금속층(43) 상부에 고정자화층(45)을 형성한다.

<44> 상기 고정자화층(45)은 합성-반강자성층 (synthetic anti-ferromagnetic, 이하 SAF 라함) 구조로 형성하되, Co, Fe, NiFe, CoFe, PtMn, IrMn 등과 같은 자성물질을 이용하여 형성한다.

<45> 상기 고정자화층(45) 상부에 터널장벽층 (tunneling barrier layer)으로 사용될 알루미나층(47)을 증착한다. 여기서, 상기 알루미나층(47)은 데이터 센싱 (data sensing)에 필요한 최소한의 두께인 $8 \sim 20 \text{ \AA}$ 의 두께로 형성된다.

<46> 이때, 상기 알루미나층(47)은 알루미늄박막(도시안됨)을 증착하고 오존 (ozone) 가스 분위기의 플라즈마 방전으로 형성한 산화막이다.

<47> 그 다음, 상기 알루미늄층(47) 상부에 자유자화층(magnetic free layer)(49)을 형성한다. 이때, 상기 자유자화층(49)은 상기 고정자화층(45)과 같은 물질로 형성한다.

<48> 상기 자유자화층(49) 상부에 하드마스크층(도시안됨)을 형성하고 그 상부에 감광막패턴(53)을 형성한다. 이때, 상기 감광막패턴(53)은 MTJ 셀 마스크를 이용한 노광 및 현상공정으로 형성한다.

<49> 상기 감광막패턴(53)을 마스크로 하여 상기 하드마스크층(51)을 식각하여 상기 자유자화층(49)의 제거될 부분을 노출시키는 하드마스크층(51)패턴을 형성한다. 이때, 상기 자유자화층(49)의 MTJ 영역은 노출되지 않는다.

<50> 상기 감광막패턴(53) 및 하드마스크층(51)패턴을 마스크로 하여 상기 노출된 자유자화층(49)에 분자량이 큰 가스분자(55)로 할로 이온 임플란트함으로써 물리적인 손상을 가해 비정질 상태의 자유자화층(49)으로 만든다. 이때, 상기 감광막패턴(53)이 남는 경우 제거한다.

<51> 여기서, 상기 할로 이온 임플란트 공정은 0° 보다 크고 90° 보다 작은 크기의 각도로 4 개의 방면에서 임플란트하여, 새도우 (shadow)의 문제점을 해결하고, 과도한 하지층의 손상을 방지할 수 있도록 실시한 것이다.

<52> 도 2b를 참조하면, 상기 비정질화된 자유자화층(49)을 RTO (rapid temperature oxidation) 처리하여 고밀도화시킨다.

<53> 이때, 상기 하드마스크층(51)패턴의 하측 일부까지 상기 자유자화층(49)을 산화시켜 산화막(57)을 형성한다.

<54> 상기 하드마스크층(51)패턴 하부의 자유자화층(49) 저부는 상기 고정자화층(45)과의 사이에 터널장벽층인 알루미나층(47)이 구비된다.

<55> 후속 공정으로, 상기 하드마스크층(51)을 마스크로 하여 상기 산화막(57), 알루미나층(47) 및 고정자화층(45)을 식각하여 MTJ 셀을 형성한다.

<56> 따라서, 종래와 같은 자유자화층(49)의 식각공정으로 인한 식각잔류물이 발생되지 않아 자유자화층(49)과 고정자화층(45)의 쇼트를 방지할 수 있으므로 소자의 특성 열화를 방지할 수 있게 된다.

<57> 도 3 은 본 발명에 따른 MTJ 소자의 자성 특성을 도시한 그래프로서, 전기장에 따른 트랜지스터의 자기저항률을 도시한다.

【발명의 효과】

<58> 이상에서 설명한 바와 같이 본 발명에 따른 마그네틱 램의 형성방법은, MTJ 물질층을 형성하고 그 상부에 하드마스크층을 형성한 다음, 상기 하드마스크층을 패터닝하고 상기 MTJ 물질층의 자유자화층을 노출시킨 다음, 할로 이온 임플란트 공정을 이용하여 상기 자유자화층의 노출된 부분에 물리적 손상을 가함으로써 상기 자유자화층의 노출된 부분을 비정질화시키고 후속 열공정으로 상기 비정질화된 부분을 산화시킨 다음, 후속 식각공정으로 소자의 특성 열화없이 MTJ 셀을 패터닝할 수 있도록 하는 효과를 제공한다.

【특허청구범위】**【청구항 1】**

고정자화층 상부에 터널장벽층인 알루미나층을 형성하는 공정과,

상기 알루미나층 상부에 자유자화층을 형성하여 적층구조의 MTJ 물질층을 형성하고 그 상부에 하드마스크층을 형성하는 공정과,

MTJ 셀 마스크를 이용한 사진식각공정으로 상기 하드마스크층을 식각하여 상기 자유자화층을 노출시키는 하드마스크층 패턴을 형성하는 공정과,

상기 하드마스크층을 마스크로 하는 할로 이온 임플란트 공정으로 상기 노출된 자유자화층에 물리적 손상을 가해 비정질화시키고 상기 비정질화된 부분을 산화시켜 산화막을 형성하는 공정과,

후속 식각공정으로 MTJ 셀을 패터닝하는 공정을 포함하는 마그네틱 램의 형성방법.

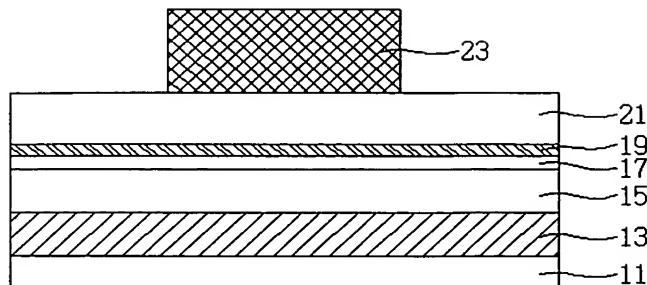
【청구항 2】

제 1 항에 있어서,

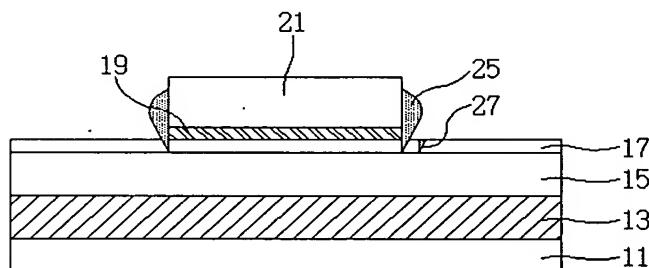
상기 할로 이온 임플란트 공정은 0° 보다 크고 90° 보다 작은 경사각을 유지하고 4개의 방향으로 회전하며 실시하는 것을 특징으로 하는 마그네틱 램의 형성방법.

【도면】

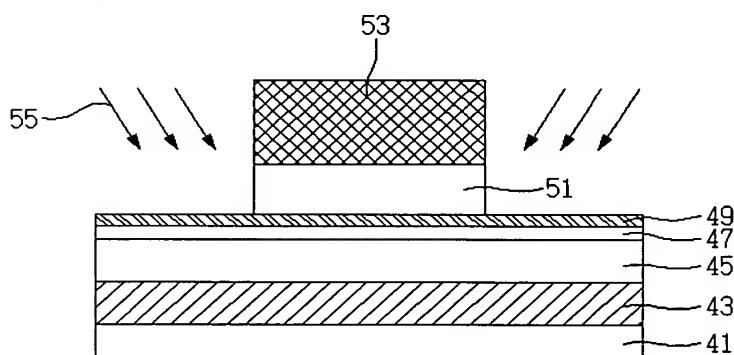
【도 1a】



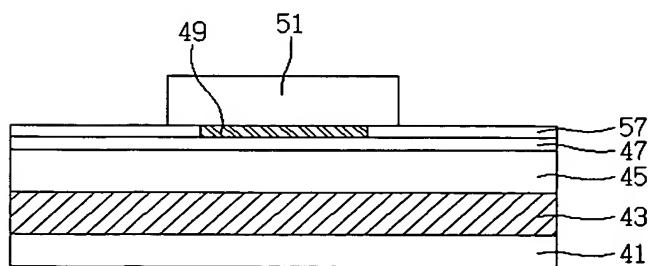
【도 1b】



【도 2a】



【도 2b】



1020030049687

출력 일자: 2003/9/30

【도 3】

